

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

METHOD OF MANUFACTURING LIQUID CRYSTAL DISPLAY DEVICE

Patent Number: JP11149093
Publication date: 1999-06-02
Inventor(s): KOMA TOKUO; YONEDA KIYOSHI; KOMURA TETSUJI
Applicant(s):: SANYO ELECTRIC CO LTD
Requested Patent: ☐ JP11149093
Application Number: JP19970317170 19971118
Priority Number(s):
IPC Classification: G02F1/136 ; G02F1/1337 ; H01L29/786 ; H01L21/336
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To manufacture a liquid crystal display device with a wide viewing angle.
SOLUTION: A gate electrode 11, a gate insulating film 12 covering it, a p-Si film 13 thereon, an interlayer insulating film 15 covering it, a drain electrode 16 and a source electrode 17 thereon are sequentially formed to form a thin film transistor, and further a flattening insulating film 18 covering the thin film transistor, a picture element electrode 19 thereon, and a vertically oriented film 31 covering it are formed. The vertically oriented film 31 is not processed by rubbing, and liquid crystal having a negative dielectric anisotropy is controlled to have an initial orientation in the direction of the normal to the substrate without having a pre-tilt. A tilting direction is controlled by an inclined electric field at the end of the picture element 19 by means of impressing a voltage. Since the rubbing processing is eliminated, the thin film transistor is prevented from dielectric breakdown.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-149093

(43) 公開日 平成11年(1999) 6月2日

(51) Int.Cl.⁶

識別記号

F I

G 0 2 F 1/136

5 0 0

G 0 2 F 1/136

5 0 0

1/1337

1/1337

H 0 1 L 29/786

H 0 1 L 29/78

6 1 2 Z

21/336

6 1 6 A

6 1 7 K

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号

特願平9-317170

(22) 出願日

平成9年(1997)11月18日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 小間 徳夫

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 米田 清

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 小村 哲司

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74) 代理人 弁理士 安富 耕二 (外1名)

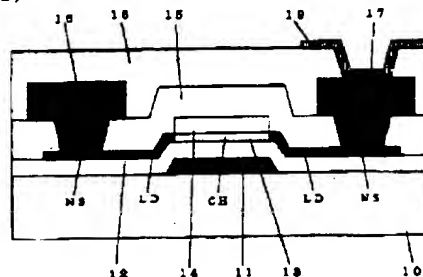
(54) 【発明の名称】 液晶表示装置の製造方法

(57) 【要約】

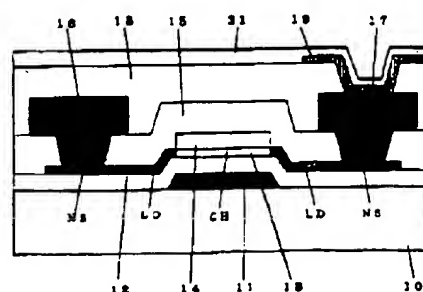
【課題】 広視野角の液晶表示装置を製造する。

【課題】 基板10上にゲート電極11、これを覆うゲート絶縁膜12、この上にp-Si膜13、これを覆う層間絶縁膜15、この上にドレイン電極16及びソース電極17が順次形成されて薄膜トランジスタが形成され、薄膜トランジスタを覆う平坦化絶縁膜18、この上に画素電極19、これを覆う垂直配向膜31が形成される。垂直配向膜31にはラビング処理が施されず、負の誘電率異方性を有する液晶は、プレチルトを有することなく基板の法線方向に初期配向制御される。電圧印加により、画素電極19端において斜め電界により傾斜方向が制御され、画素分割が行われる。ラビング処理が削減されているので薄膜トランジスタの静電破壊が防がれる。

(h)



(i)



【特許請求の範囲】

【請求項1】 対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または／および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置の製造方法において、前記第1の基板となる支持基板の対向面上に複数の薄膜トランジスタ及びその電極配線を形成する工程と、前記薄膜トランジスタ及びその電極配線を覆って表面が平坦化された絶縁膜を形成する工程と、前記絶縁膜に開口部を形成して、対応する薄膜トランジスタの一部を露出する工程と、前記絶縁膜上に、前記開口部を介して前記薄膜トランジスタに電氣的に接続する液晶駆動用の画素電極を形成する工程と、前記画素電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から1°の範囲内に制御すべく垂直配向膜を形成する工程と、前記第2の基板となる支持基板の対向面上に、液晶駆動用の共通電極、及び、前記共通電極中の前記画素電極に対向する領域内に所定の形状を有する電極不在部である配向制御窓を形成する工程と、前記共通電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から1°の範囲内に制御すべく垂直配向膜を形成する工程と、前記第1の基板と前記第2の基板とを所定の間隙をもって貼り合わせる工程と、前記第1の基板と前記第2の基板の間隙に誘電率異質性が負の液晶を注入し、これを封止する工程と、前記第1の基板または／および前記第2の基板の外側面に偏光板を貼り付ける工程と、からなることを特徴とする液晶表示装置の製造方法。

【請求項2】 対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または／および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置の製造方法において、前記第1の基板となる支持基板の対向面上に薄膜トランジスタのゲート電極及びその配線を形成する工程と、前記ゲート電極を覆うゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に非晶質半導体層を成膜する工程と、前記非晶質半導体層にレーザーアニールを施して多結晶化することにより、多結晶半導体層を形成する工程と、前記多結晶半導体層の所定領域に不純物を所定の濃度に注入する工程と、

前記多結晶半導体層を薄膜トランジスタに必要な領域にパターンニングする工程と、

前記多結晶半導体層上に第1の層間絶縁膜を形成し、前記不純物が注入された領域上の部分を除去して開口部を形成する工程と、

前記第1の層間絶縁膜上に、前記開口部を介して前記多結晶半導体層の前記不純物が注入された領域に各々接続する薄膜トランジスタのドレイン電極または／及びソース電極とその配線を形成する工程と、

前記薄膜トランジスタを覆う表面が平坦化された第2の層間絶縁膜を形成し、前記薄膜トランジスタの所定の部分の上を除去して開口部を形成する工程と、

前記第2の層間絶縁膜上に、前記開口部を介して前記薄膜トランジスタに接続する液晶駆動用の画素電極を形成する工程と、

前記画素電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、

加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から1°の範囲内に制御すべく垂直配向膜を形成する工程と、

前記第2の基板となる支持基板の対向面上に、液晶駆動用の共通電極、及び、前記共通電極中の前記画素電極に対向する領域内に所定の形状を有する電極不在部である配向制御窓を形成する工程と、

前記共通電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、

加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から1°の範囲内に制御すべく垂直配向膜を形成する工程と、

前記第1の基板と前記第2の基板とを所定の間隙をもって貼り合わせる工程と、

前記第1の基板と前記第2の基板の間隙に液晶を注入し、これを封止する工程と、

前記第1の基板または／および前記第2の基板の外側面に偏光板を貼り付ける工程と、からなることを特徴とする液晶表示装置の製造方法。

【請求項3】 前記第2の基板となる支持基板の対向面上に変調光を着色するためのカラーフィルター層を形成する工程を有し、前記共通電極及び前記配向制御窓は、前記カラーフィルター層上に形成されていることを特徴とする請求項1または請求項2記載の液晶表示装置の製造方法。

【請求項4】 前記カラーフィルター層上に、前記カラーフィルターの保護膜を形成する工程を有し、前記共通電極及び前記配向制御窓は、前記保護膜上に形成されていることを特徴とする請求項3のいずれかに記載の液晶表示装置の製造方法。

【請求項5】 前記垂直配向膜にはラビング処理が施されていないことを特徴とする請求項1から請求項4のいずれかに記載の液晶表示装置の製造方法。

【請求項6】 前記絶縁膜は、厚みが1 μ m以上であることを特徴とする請求項1から請求項5のいずれかに記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、広視野角化を達成した垂直配向方式の液晶表示装置(LCD)の製造方法に関する。

【0002】

【従来の技術】近年、LCD、有機エレクトロルミネッセンス(EL)ディスプレイ、プラズマディスプレイ等、のフラットパネルディスプレイの開発が盛んに行われ、実用化が進められている。中でも、LCDは薄型、低消費電力などの点で優れており、既にOA機器、AV機器の分野で主流となっている。特に、各画素に画素情報の書き換えタイミングを制御するスイッチング素子としてTFTを配したアクティブマトリクス型LCDは、大画面、高精細の動画表示が可能となるため、各種テレビジョン、パーソナルコンピュータ、更には、携帯コンピュータ、デジタルスチルカメラ、ビデオカメラ等のモニターに多く用いられている。

【0003】TFTは絶縁性基板上に金属層とともに半導体層を所定の形状に形成することにより得られる電界効果型トランジスタ(FET: field effect transistor)である。アクティブマトリクス型LCDにおいては、TFTは、液晶を挟んだ一対の基板間に形成された、液晶を駆動するための各キャパシタンスに接続されている。

【0004】図10はLCDの表示画素部の拡大平面図、図11はそのB-B線に沿った断面図である。基板(50)上に、Cr、Ti、Ta等のゲート電極(51)が形成され、これを覆ってゲート絶縁膜(52)が形成されている。ゲート絶縁膜(52)上には、非晶質シリコン即ち α -Si膜(53)が、ゲート電極(51)の上方を通過するように、島状に形成されている。 α -Si膜(53)上には、両端に不純物がドーピングされたN+型 α -Si膜(53N)が形成され、オーミック層となっている。 α -Si膜(53)のチャンネル領域の上には、エッチストッパー(54)が残されている。N+ α -Si膜(53N)上には、各々、ドレイン電極(56)及びソース電極(57)が形成されている。これらを覆って層間絶縁膜(58)が形成され、層間絶縁膜(58)上には、ITO(indiumtin oxide)、あるいは、Alからなる画素電極(59)が形成され、層間絶縁膜(58)に開口されたコンタクトホールを介してソース電極(57)に接続されている。この上には、ポリイミド等の配向膜(71)が形成され、図12に示すようにラビング処理が施されている。以上で、TFT基板が構成されている。

【0005】TFT基板(50)に対向して配置された

基板(60)上には、フィルムレジストからなるR、G、Bのカラーフィルタ(61)が形成され、各々の画素電極(59)に対向する位置に設けられている。また、画素電極(59)の間隙及びTFTに対応する位置には遮光性のフィルムレジストからなるブラックマトリクス(61BM)が形成されている。これらカラーフィルタ(61)及びブラックマトリクス(61BM)上には、ITO等の共通電極(62)が形成されている。共通電極(62)上には、基板(50)側と同じ配向膜(72)が設けられ、ラビング処理が施されている。以上で、対向基板が構成されている。

【0006】これらTFT基板(50)および対向基板(60)の間には、液晶層(80)が装填され、画素電極(59)と共通電極(62)間に印加された電圧によって形成された電界強度に応じて液晶分子(81)の向き即ち配向が制御される。基板(50)および(60)の外側には、不図示であるが、偏光板が設けられており、偏光軸を直交させた配置とされている。これら偏光板間を通過する直線偏光は、各表示画素毎に異なる配向に制御された液晶層(80)を通過する際に変調され、所望の透過率に制御される。

【0007】図13および図14に対向基板の製造方法を示す。まず図13(a)の工程では、基板(60)上にR、G、Bのカラーフィルタ(61R、61G、61B)を形成する。Rのカラーフィルタ(61R)は、まず、Rのフィルムレジストを貼り付け、これをRの表示画素に対応した形状に感光して現像することにより形成する。Gのカラーフィルタ(61G)、および、Bのカラーフィルタ(61B)も同様に形成する。これらカラーフィルタ(61R、61G、61B)は各々対応する画素電極(59)よりもやや小さめに形成されている。

【0008】続く図13(b)の工程で、遮光性のフィルムレジストを貼り付け、次の図13(c)の工程で、フィルムレジストを画素間に対応した形状に感光して現像することにより、カラーフィルタ(61R、61G、61B)の間隙にブラックマトリクス(61BM)を形成する。このブラックマトリクス(61BM)は、画素電極(59)間よりもやや大きめに形成されている。

【0009】次の図14(d)の工程で、ITOを成膜し、共通電極(62)を形成する。更に、図14(e)の工程で、ポリイミドを印刷により成膜し、ベーキングして乾燥した後、ラビング処理、即ち、液晶にプレチルトを付与すべく、布等を用いて矢印方向に擦ることにより配向膜(72)を形成する。ここに挙げた例では、液晶は負の誘電率異方性を有しており、配向膜(71、72)は、液晶の初期配向を、基板の垂直方向に制御した垂直配向膜である。この場合、電圧無印加時には、一方の偏光板を抜けた直線偏光は、液晶層(80)を通過

して他方の偏光板により遮断されて表示は黒として認識され、電圧印加時には、一方の偏光板を抜けた直線偏光は、液晶層(80)にて複屈折を受け、楕円偏光に変化して他方の偏光板を通過し、表示は白に近づいていく。この方式は、ノーマリブラック(NB)モードと呼ばれる。特に、垂直配向膜(71、72)はラビング処理が施され、液晶分子(81)の初期状態における向きが、法線方向から僅かの傾斜(プレチルト)をもって制御されている。このプレチルト角(θ)は、通常、 1° から 5° にされている。液晶分子(81)は電気的に一軸性であり、電界方向とのなす角度は、電界強度により決定されるが、電界方向を軸とした方位角は制御されない。負の誘電率異方性を有する液晶分子(81)は、電界方向と異なる方向に向かって傾くが、プレチルトを付与することで、電圧印加により、プレチルト方向に向かって一律に傾斜するように仕向けられる。このように、プレチルト角を付与して液晶分子(81)が傾斜する向きが揃うように制御することにより、液晶の配向が平面方向に関してばらつくことを抑え、表示品位が低下することを防いでいる。

【0010】また、ブラックマトリクス(61BM)は、表示画素間の電圧が印加されない領域において、プレチルトが付与された液晶により複屈折が生じて不要な光が抜けて、コントラスト比を低下させることを防ぐ目的で設けられている。

【0011】

【発明が解決しようとする課題】負の誘電率異方性を有する液晶は電界方向に対して配向方向が電界方向と垂直になるように配向を変化する。この時、液晶は電界に抗する作用を発生するが、このような液晶の垂直配向からの変化は、一般にTN等の正の誘電率異方性を有する液晶が平行配向から変化する場合よりも、安定性が悪い。特に、TFTやカラーフィルター層の段差に起因した配向膜(71、72)との接触界面における凹凸は、配向変化に影響を及ぼし、表示品位の悪化を招く。

【0012】また、図12および図14(e)に示すように、従来では、垂直配向膜(71、72)にラビング処理を施すことにより、図11に示すように、液晶の初期配向にプレチルト(θ)を付与しているため、電圧印加時には、全ての液晶分子(81)はプレチルトの方向(図11では右方向)に傾斜する。このため、例えば、図11の右上方向からの視認と、左上方向からの視認の場合とでは、液晶分子(81)の傾斜角度が相対的に異なり、透過率が変化して見える。このため、輝度あるいはコントラスト比が視る方向によって変化する、いわゆる視角依存性の問題がある。

【0013】また、対向基板(60)側に形成されたブラックマトリクス(61BM)は、画素電極(59)間の領域を漏れなく覆わなければならないため、TFT基板(50)側との貼り合わせ時のずれを考慮して、大き

めに形成されている。このため、有効表示領域が縮小し、開口率が低下する問題もあった。更に、TFT基板側の垂直配向膜(71)を形成するためのラビング処理は、TFTの静電破壊を招き、表示不良となり、歩留まり低下の原因となっていた。また、ラビング処理工程は、ラビング処理、ラビング後洗浄等の工程からなり、製造コストの増大を招いていた。

【0014】

【課題を解決するための手段】本発明はこの課題を解決するために成され、対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または、および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置の製造方法において、前記第1の基板となる支持基板の対向面上に複数の薄膜トランジスタ及びその電極配線を形成する工程と、前記薄膜トランジスタ及びその電極配線を覆って表面が平坦化された絶縁膜を形成する工程と、前記絶縁膜に開口部を形成して、対応する薄膜トランジスタの一部を露出する工程と、前記絶縁膜上に、前記開口部を介して前記薄膜トランジスタに電気的に接続する液晶駆動用の画素電極を形成する工程と、前記画素電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から 1° の範囲内に制御すべく垂直配向膜を形成する工程と、前記第2の基板となる支持基板の対向面上に、液晶駆動用の共通電極、及び、前記共通電極中の前記画素電極に対向する領域内に所定の形状を有する電極不在部である配向制御窓を形成する工程と、前記共通電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から 1° の範囲内に制御すべく垂直配向膜を形成する工程と、前記第1の基板と前記第2の基板とを所定の間隙をもって貼り合わせる工程と、前記第1の基板と前記第2の基板の間隙に誘電率異方性が負の液晶を注入し、これを封止する工程と、前記第1の基板または、および前記第2の基板の外側面に偏光板を貼り付ける工程と、からなる構成である。

【0015】また、対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または、および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置の製造方法において、前記第1の基板となる支持基板の対向面上に薄膜トランジスタのゲート電極及びその配線を形成する工程と、前記ゲート電極を覆うゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に非晶質半導体層を成膜する工程と、前記非晶質半導体層にレーザーアニールを施して

多結晶化することにより、多結晶半導体層を形成する工程と、前記多結晶半導体層の所定領域に不純物を所定の濃度に注入する工程と、前記多結晶半導体層を薄膜トランジスタに必要な領域にパターンニングする工程と、前記多結晶半導体層上に第1の層間絶縁膜を形成し、前記不純物が注入された領域上の部分を除去して開口部を形成する工程と、前記第1の層間絶縁膜上に、前記開口部を介して前記多結晶半導体層の前記不純物が注入された領域に各々接続する薄膜トランジスタのドレイン電極またはおおよそソース電極とその配線を形成する工程と、前記薄膜トランジスタを覆う表面が平坦化された第2の層間絶縁膜を形成し、前記薄膜トランジスタの所定の部分の上を除去して開口部を形成する工程と、前記第2の層間絶縁膜上に、前記開口部を介して前記薄膜トランジスタに接続する液晶駆動用の画素電極を形成する工程と、前記画素電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から 1° の範囲内に制御すべく垂直配向膜を形成する工程と、前記第2の基板となる支持基板の対向面上に、液晶駆動用の共通電極、及び、前記共通電極中の前記画素電極に対向する領域内に所定の形状を有する電極不在部である配向制御窓を形成する工程と、前記共通電極を覆って、液晶の初期配向を制御する垂直配向膜となる材料膜を成膜する工程と、加熱により前記材料膜を乾燥することにより、液晶の初期配向を基板の法線方向、あるいは、法線方向から 1° の範囲内に制御すべく垂直配向膜を形成する工程と、前記第1の基板と前記第2の基板とを所定の間隙をもって貼り合わせる工程と、前記第1の基板と前記第2の基板の間隙に液晶を注入し、これを封止する工程と、前記第1の基板またはおおよそ前記第2の基板の外側面に偏光板を貼り付ける工程と、からなる構成である。

【0016】これにより、画素電極の端部に生じる斜め方向電界、および、配向制御窓に生じる無電界領域において、液晶の配向の傾き方向が良好に制御され、画素分割が行われて視角依存性が低減される。特に、前記垂直配向膜にはラビング処理が施されていない構成である。これにより、液晶の初期配向方向が、基板の法線方向、あるいは、法線方向から 1° の範囲内に収められ、画素電極の端部および配向制御窓における電界作用による液晶の配向の制御が妨げられることなく良好に行われる。

【0017】特に、前記絶縁膜は、厚みが $1\mu\text{m}$ 以上である構成である。これにより、画素電極端部および配向制御窓における電界により液晶の配向制御作用が、薄膜トランジスタおよびその電極配線からの電界の影響により妨げられることが防がれ、良好な画素分割が行われる。

【0018】

【発明の実施の形態】図1から図4に本発明の実施の形

態にかかるLCDのTFT基板の製造方法を示す。まず、図1(a)の工程において、基板(10)上にCr、Ti、Ta等をスパッタリングにより成膜し、これをエッチングすることにより、ゲート電極(11)を形成する。

【0019】図1(b)の工程において、ゲート電極(11)を覆って全面に、プラズマCVDにより Si_3N_4 及び SiO_2 からなるゲート絶縁膜(12)を形成し、引き続き、連続してプラズマCVDによりアモルファスシリコン(a-Si)(13a)を成膜する。a-Si(13a)は、材料ガスであるモノシラン SiH_4 、あるいは、ジシラン Si_2H_4 を 400°C 程度の熱及びプラズマにより分解堆積することで形成される。

【0020】図1(c)の工程において、レーザーアニールを行うことにより、a-Si(13a)を結晶化して、p-Si(13)を形成する。レーザーアニールは、例えばパルスレーザーのラインビーム走査により行われるが、基板温度が 600°C 以下の比較的低温で行うことができるので、基板(10)として比較的安価な無アルカリガラス基板を用いることがき、低コストのプロセスが実現される。

【0021】図2(d)の工程において、p-Si(13)が形成された基板上に、 SiO_2 を成膜し、これを裏面露光法を用いてエッチングすることにより、ゲート電極(11)の上方に注入ストッパ(14)を形成する。裏面露光は、 SiO_2 の上にレジストを塗布し、これを基板(10)の下方から露光を行うことにより、ゲート電極(11)を影を利用した形状に感光し、現像することで行われる。この注入ストッパ(14)をマスクとして、p-Si(13)に対して、N型の導電形を示す磷(P)のイオン注入を、10の13乗程度の低ドーズ量に行い、注入ストッパ(14)が形成された領域以外を低濃度にドーピングする(N-)。この時、注入ストッパ(14)直下即ちゲート電極(11)の直上領域は真性層に維持され、TFTのチャンネル領域(CH)となる。注入ストッパ(14)をエッチングしたときのレジストはイオン注入時には残しておき、イオン注入後に剥離してもよい。

【0022】図2(e)の工程において、ゲート電極(11)よりも少なくともチャンネル長方向に大きなレジスト(RS)を形成し、これをマスクとして、p-Si(13)に対する磷(P)のイオン注入を、10の15乗程度の高ドーズ量に行い、レジスト(RS)以外の領域を高濃度にドーピングする(N+)。この時、レジスト(RS)の直下領域には、低濃度領域(N-)及びチャンネル領域(CH)が維持されている。これにより、チャンネル領域(CH)の両側に各々低濃度のLD領域(LD)を挟んで高濃度のソース及びドレイン領域(NS、ND)が位置したLDD構造が形成される。

【0023】レジスト(RS)の剥離後、不純物イオン

のドーピングを行ったp-Si膜の結晶性の回復と、不純物の格子置換を目的として、加熱、あるいはレーザー照射等の活性化アニールを行う。図3(f)の工程において、このp-Si(13)をエッチングすることによりTFTの必要領域にのみ残し島状化した後、SiNx等からなる層間絶縁層(15)を形成し、ソース及びドレイン領域(NS、ND)に対応する部分をエッチングで除去することによりコンタクトホール(CT)を形成し、p-Si(13)を一部露出させる。

【0024】図3(g)の工程において、Al/Moをスパッタリングにより成膜し、これをエッチングすることにより、各々コンタクトホール(CT)を介してソース領域(NS)に接続するソース電極(17)、及び、ドレイン領域(ND)に接続するドレイン電極(16)を形成する。TFTはここで完成する。更に図4(h)の工程において、TFTを覆って厚み1 μ mの感光性のアクリル樹脂を被覆して平坦化絶縁膜(18)を形成し、これを露光および現像することにより、表示画素部にコンタクトホールを形成してソース電極(17)の上方を露出した後、ITO(indium tin oxide)、あるいは、Alをスパッタリングにより成膜して、これをエッチングすることでソース電極(17)に接続する画素電極(19)を形成する。平坦化絶縁膜(18)は、他に、SOG、LPSG等を用いることも可能で、この場合、コンタクトホールはエッチングにより形成することができる。

【0025】図4(i)の工程において、ポリイミドを印刷により塗布成膜し、80°、10分でプリベークを行い、引き続き、180°、30分で本ベークを行って乾燥することにより垂直配向膜(31)を形成する。以上の工程により、TFT基板が完成する。続いて、図5および図6を用いて対向基板側の製造方法を説明する。まず、図5(a)の工程において、基板(20)上に、R、G、Bのカラーフィルター(21R、21G、21B)を形成する。Rのカラーフィルター(21R)は、まず、感光性のRのフィルムレジストを貼り付け、これをRの表示画素に対応した形状に感光して現像することにより形成する。Gのカラーフィルター(21G)、および、Bのカラーフィルター(21B)を同様に形成する。このカラーフィルター(21R、21G、21B)は、少なくとも各々対応する画素電極(19)よりも大きく形成されている。

【0026】図5(b)の工程において、これらカラーフィルター(21R、21G、21B)を覆って、アクリル樹脂を形成することで、これらカラーフィルター(21R、21G、21B)の保護膜(22)を形成する。保護膜(22)は共通電極(23)の下地の平坦化膜も兼ねている。図6(c)の工程において、ITOをスパッタリングにより成膜し、これをエッチングすることにより、共通電極(23)および共通電極(23)中

に電極不在部である配向制御窓(24)を形成する。

【0027】図6(d)の工程で、ポリイミドを印刷により塗布成膜し、80°で10分のプリベークを行い、引き続き、180°で30分の本ベークを行って乾燥することにより、垂直配向膜(32)を形成する。以上の工程により、対向基板が完成される。上述のように製造されたTFT基板と対向基板は、4 μ m程度の間隔をもって周縁部に設けたシール材により貼り合わされ、間に液晶層(40)が密封される。図7は、本発明の製造方法により製造されたLCDの表示画素部の平面図であり、図8はそのA-A線に沿った断面図である。対向基板側のカラーフィルター(21R、21G、21B)は、TFT基板側の画素電極(19)に各々対向する位置にある。また、配向制御窓(24)は、図7に示されているように、画素電極(19)に対向する領域内において、画素の中央部を縦断するとともに、そこから45°程度の角度をもって二股に別れて画素の角部へ向かった形状とされている。

【0028】なお、図示は、省いたが、基板(10)及び基板(20)の外側面には、偏光板が貼り付けられる。ここに挙げたTFTは、能動層に用いる半導体層として、それまで多用されてきた非晶質シリコン(a-Si)の代わりに多結晶シリコン(p-Si)を用いている。このp-SiTFTはオン電流が大きく、TFTサイズの小型化が図られ、開口率の向上や高精細化が達成される。また、p-SiTFTは動作速度が速く、画素部のみならず、周辺の駆動回路(ドライバー)をも同一基板上に一体形成することが可能となり、ドライバー内蔵型LCDが作製されるに至っている。

【0029】図9に、ドライバー内蔵型LCDの構成を示す。中央部には、ゲート電極(11)に接続されたゲートライン(1)と、ドレイン電極(16)に接続されたドレインライン(2)が交差配置され、その交差部には、TFT(3)及びTFT(3)に接続された画素電極(4)が形成され、表示部となっている。画素部の周辺にはゲートライン(1)に走査信号を供給するゲートドライバー(5)、及び、ドレインライン(2)に画素信号を供給するドレインドライバー(6)が形成されている。これら表示部、ゲートドライバー(5)およびドレインドライバー(6)は、同一の基板上に形成されている。一方、液晶を間に挟んだ別の基板上には共通電極(7)が形成されている。これら共通電極(7)および液晶が画素電極(4)により区画される形で、表示画素が構成されている。なお、周辺ドライバー部は、図8と同じ構造のTFTのN-chとP-chからなるCMOSが構成されてなる。ただし、P-chTFTについては、LD領域(LD)は形成されない。

【0030】本発明では、図4(i)及び図6(d)に示す工程より明らかな如く、垂直配向膜(31、32)には、ラビング処理が施されておらず、図8に示されて

いるように、プレチルト角は 1° 以内、理想的には 0° とされている。即ち、微小範囲内の平均的な配向を示す配向ベクトルは、初期状態において法線方向に一致するか、または、 1° の範囲内にある。従って、電圧印加時においても、表示画素間では、液晶分子(41)は法線方向、または、法線方向から 1° の範囲内に向いている。

【0031】この構成で、電圧を印加すると、画素電極(19)と共通電極(23)間に電界(42)が形成され、液晶分子(41)は傾斜するが、画素電極(19)の端部では、電界(42)は、画素電極(19)から共通電極(23)側へ向かって斜めに傾いた形状になる。このため、液晶分子(41)は、最短で電界(42)から傾斜するように配向を変化する。即ち、従来の如くプレチルトにより付与された指向性に依ることなく、斜め電界の作用により画素電極(19)の内側方向に向かって傾斜する。図7に示されるように、画素電極(19)の4辺について同様に内側に向かって傾斜する。

【0032】また、配向制御窓(24)では、共通電極(23)が不在であるので電圧印加によっても電界が形成されず、配向制御窓(24)の領域内では、液晶分子(41)は初期配向状態に固定される。画素電極(19)の4辺にて制御された配向は、液晶の連続体性のため、画素電極(19)の中央領域にまで及ぶが、これら液晶の配向が異なる領域の境界は配向制御窓(24)上で固定される。即ち、図7において、配向制御窓(24)により仕切られた表示画素内の各小領域では、液晶の配向は各々異なる4つの方向に向いており、いわゆる画素分割が行われている。従って、一つの表示画素に関して、透過率の異なる各小領域が平均化されて認識されるので、あらゆる視角に対しても一定の輝度で視認され、視角依存性が解消される。

【0033】特に、本発明では、TFT基板側の平坦化絶縁膜(18)及び対向基板側の平坦化保護膜(22)は、各々画素電極(19)及び共通電極(23)の下地として平坦性を高める働きをしており、上述の配向制御を更に良好なものとしている。特に、負の誘電率異方性を有する液晶が垂直配向から変化する際、電界との相互作用、即ち、電界に抗する作用を発生する時に、良好な配向変化を促す。また、高精細LCDにあって、TFTあるいはカラーフィルター層(61)の凹凸が相対的に大きくなることを考慮して、これらの段差を緩和することで、液晶層(80)との接触界面の平坦性を高め、配向の均一性をより高め、表示品位を向上している。

【0034】また、平坦化絶縁膜(18)は膜厚が $1\mu\text{m}$ 程度と厚く形成されており、液晶は、その下のTFTおよびその電極ライン(1, 2, 16, 17)の電界の影響を受けにくく、前述の如く、画素電極(19)の端部における斜め方向電界(42)、および、配向制御窓(24)における無電界との合同作用による画素分割が

極めて良好に行われる。

【0035】ここで、配向制御窓(24)の幅を十分に大きくすることで、図8に示すように配向制御窓(24)の端部においても斜め方向電界(42)が生じる。この場合、図7に示すような配向制御窓(24)の形状においては、画素電極(19)の端部における液晶分子(41)の傾斜方向と、配向制御窓(24)の端部における液晶分子(41)の傾斜方向とは、任意の領域について同一、あるいは、少なくとも 45° 以内に収められており、画素電極(19)の端部における配向制御作用と配向制御窓(24)の端部における配向制御作用とは概ね同じとなり、制御性が向上される。即ち、配向制御窓(24)にて仕切られた表示画素の各小領域では、画素電極(19)端部および配向制御窓(24)端部から同様の配向制御を受け、高い均一性をもって配向が揃えられる。

【0036】一方、対向基板(20)側には、従来の図10および図11に示すようなブラックマトリクス(61BM)は設けられていない。これは、本発明において、液晶分子(41)が、初期状態において法線方向あるいは法線方向から 1° 以内にあるので、画素電極(19)間において、プレチルト角による光抜けが抑えられ、液晶と偏光板により完全に遮光されるためである。このため、対向基板(20)側に、貼り合わせずれを考慮した大きめの遮光膜を形成する必要がなくなるので、遮光膜により有効表示領域が縮小して開口率が低下することが防がれる。

【0037】また、TFT基板製造の図4(i)の工程、即ち、垂直配向膜(31)の形成において、ラビング処理を行っていない。このため、ドライバ内蔵型においては、ドライバ部(5, 6)にはTFTが密集しており、画素部に比べて格段に多く、この中の一つのTFTでも静電破壊されると表示不良になるが、ラビング処理を削減したことで、このような問題が防がれ、歩留まりが向上する。

【0038】

【発明の効果】以上の説明から明らかな如く、本発明で、電界制御による良好な画素分割が行われ、視角依存性が低減し、表示品位が向上した。また、ラビング処理工程が削除されたので、製造コストが削減されるとともに、静電気の発生が防がれ、歩留まりが向上した。更に、遮光膜が不要とされたので、開口率が上昇した。ラビング工程が無くされたことで、製造コストを削減することができた。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図2】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図3】本発明の実施の形態にかかる製造方法を示す工

程断面図である。

【図4】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図5】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図6】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図7】本発明の実施の形態かかる液晶表示装置の平面図である。

【図8】図7のA-A線に沿った断面図である。

【図9】液晶表示装置の構成図である。

【図10】従来の液晶表示装置の平面図である。

【図11】図10のB-B線に沿った断面図である。

【図12】従来の液晶表示装置の製造方法を示す工程断面図である。

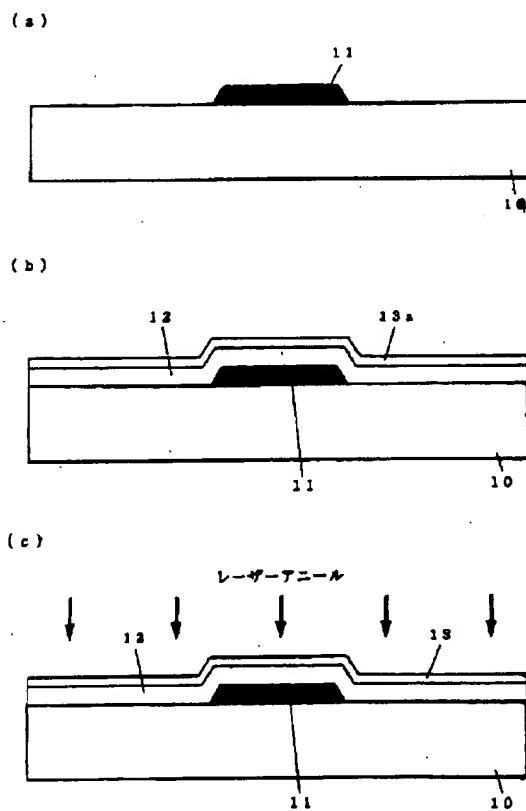
【図13】従来の液晶表示装置の製造方法を示す工程断面図である。

【図14】従来の液晶表示装置の製造方法を示す工程断面図である。

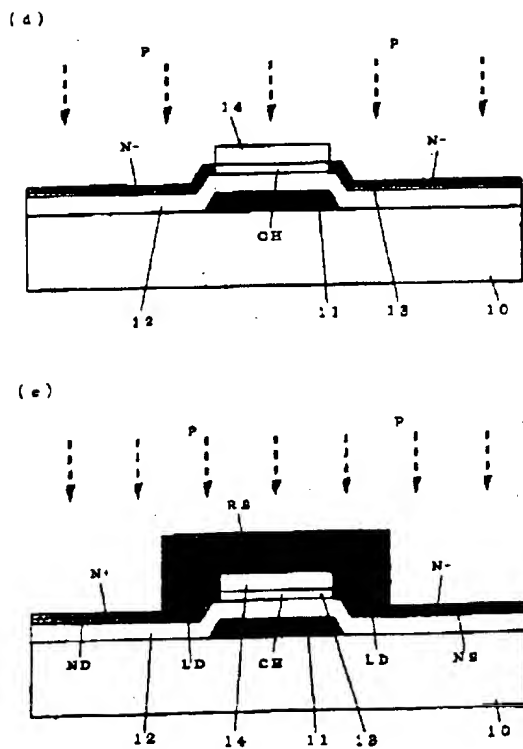
【符号の説明】

- 1 ゲートライン
- 2 ドレインライン
- 10 基板
- 11 ゲート電極
- 13 p-Si
- 16 ドレイン電極
- 17 ソース電極
- 18 平坦化絶縁膜
- 19 画素電極
- 20 基板
- 21 カラーフィルター
- 22 保護膜
- 23 共通電極
- 24 配向制御電極
- 31, 32 垂直配向膜
- 40 液晶層
- 41 液晶分子
- 12 電界

【図1】

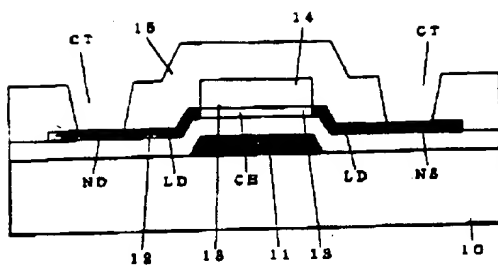


【図2】



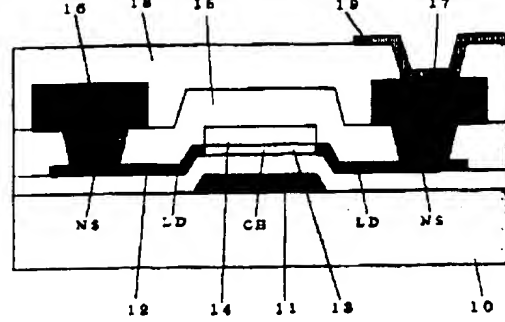
【図3】

(f)

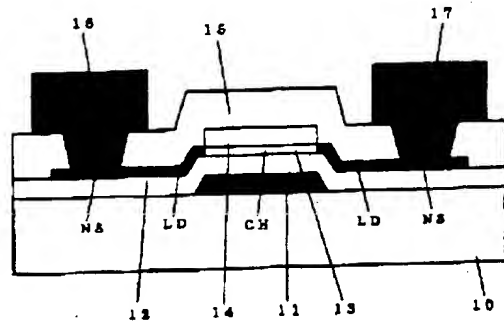


【図4】

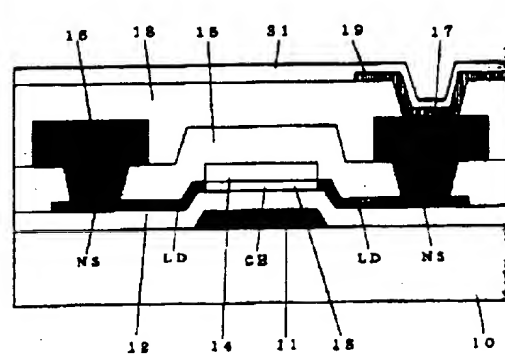
(h)



(g)

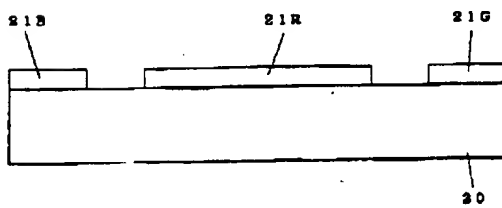


(i)



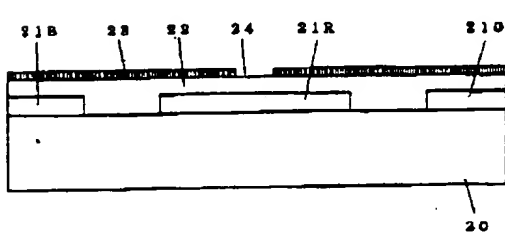
【図5】

(a)

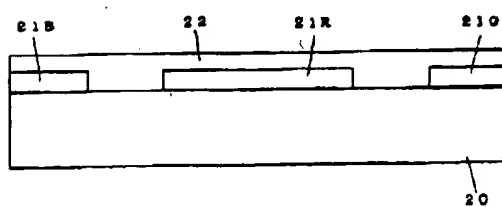


【図6】

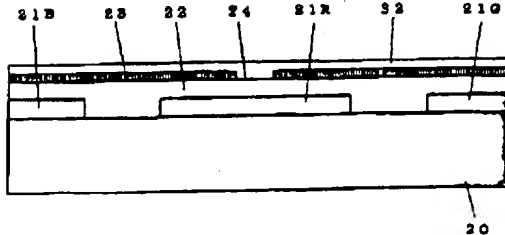
(c)



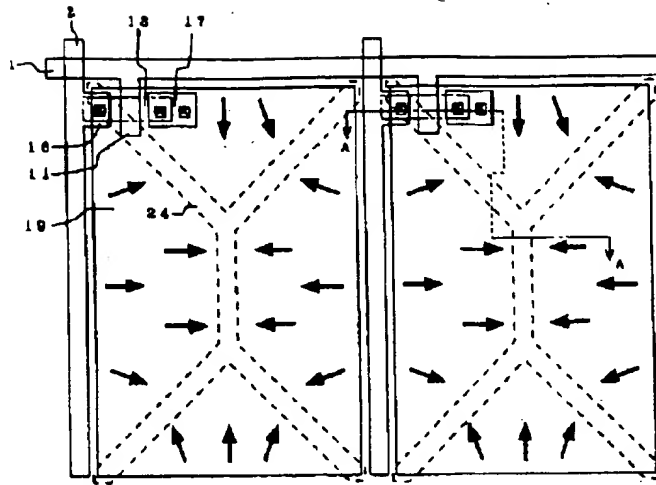
(b)



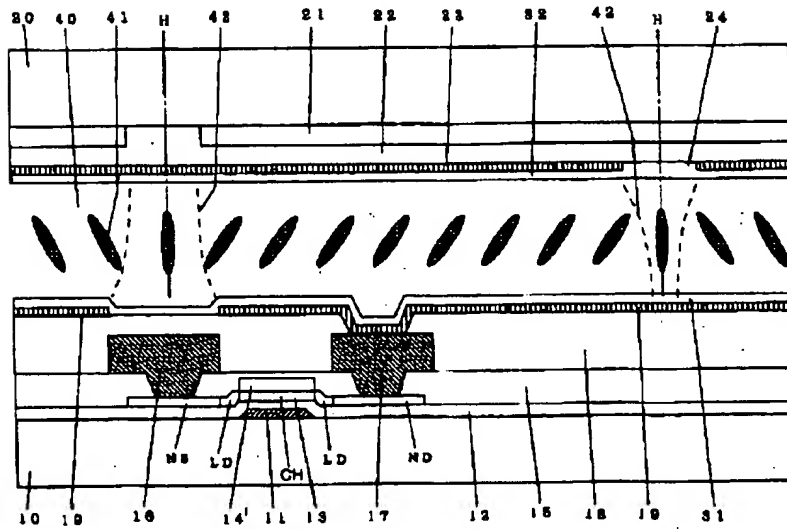
(d)



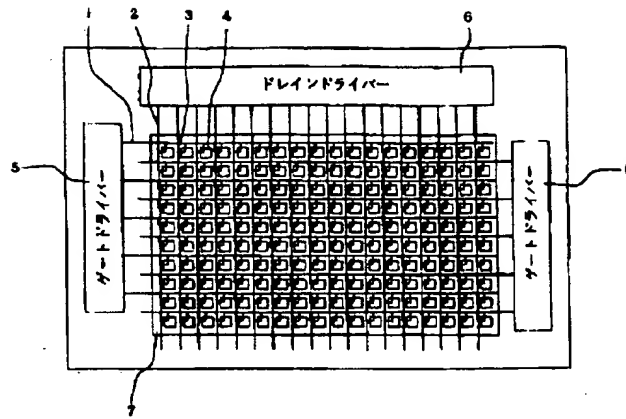
【図7】



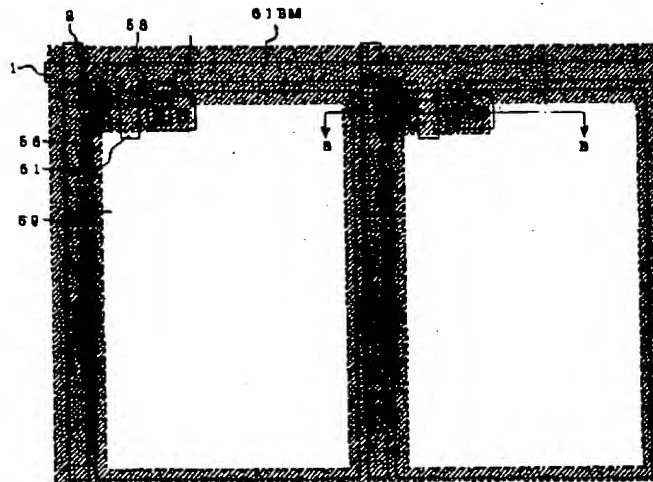
【図8】



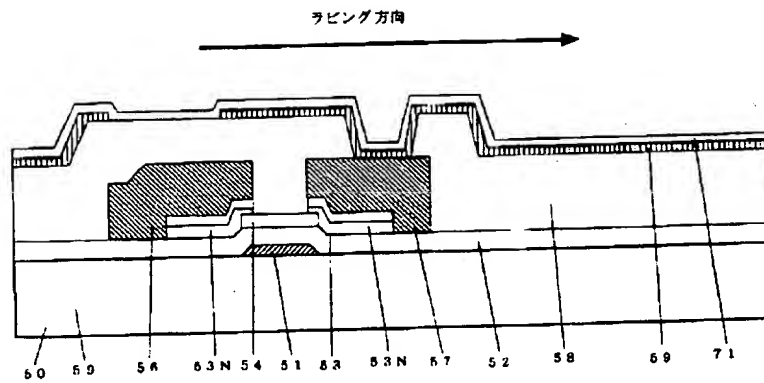
【図9】



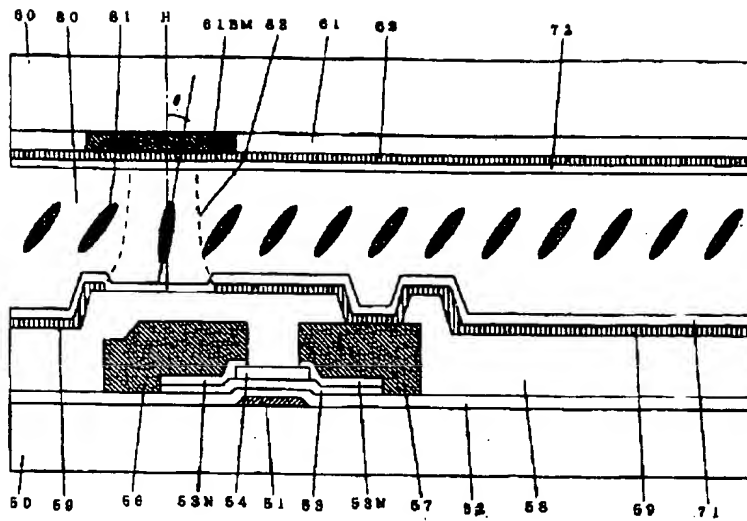
【図10】



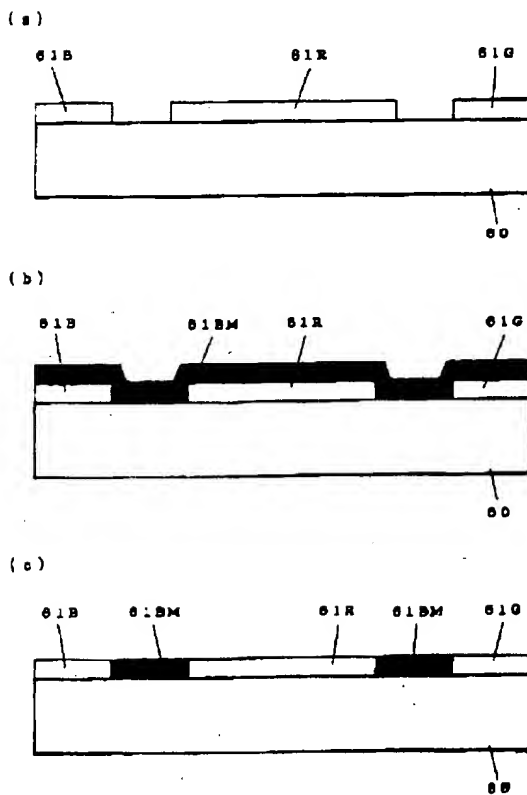
【図12】



【図11】



【図13】



【図14】

